

ทีติยา ชมสวน: การปรับปรุงดัชนีวัดความสามารถของกระบวนการของความสูงของ Solder Paste กรณีศึกษาโรงงานประกอบแผงวงจรไฟฟ้า วิทยาลัยวิศวกรรมมหาบัณฑิต สาขาการจัดการวิศวกรรม ภาควิชาวิศวกรรมอุตสาหกรรม ปรธานกรรมการที่ปรึกษา: อาจารย์เพียงใจ พานิชกุล, Ph.D. 65 หน้า

ในการผลิตแผงประกอบวงจรไฟฟ้าด้วยวิธี Surface Mounting Technology นั้น ขั้นตอนการปาด Solder Paste จัดว่าเป็นขั้นตอนที่สำคัญมาก เนื่องจากมีผลกระทบต่อคุณภาพของชิ้นงาน ในกรณีที่ค่าความสูงของ Solder Paste ไม่ได้ค่าตามเป้าหมาย 0.006 นิ้ว หรือ ออกนอกข้อกำหนด 0.005-0.007 นิ้ว จะทำให้เกิดปัญหาต่อคุณภาพของชิ้นงาน เช่นปัญหาการเชื่อมติดกันของ Solder Paste ปัญหาของอุปกรณ์ไฟฟ้าไม่เชื่อมติดกับจุดนำไฟฟ้าบนแผงวงจรไฟฟ้า เป็นต้น ปัญหาดังกล่าวสามารถแสดงให้เห็นได้จากค่า ดัชนีวัดความสามารถของกระบวนการ (Cpm) ของค่าความสูงของ Solder Paste ปัจจุบันมีค่าเท่ากับ 0.58 จัดว่าเป็นค่าที่ต่ำมาก หมายความว่าค่าความสูงของ Solder Paste ที่ได้มีค่าเฉลี่ยไม่ได้ตามเป้าหมาย และมีความแปรปรวนมาก

ดังนั้นในการทำวิจัยครั้งนี้จึงมีจุดประสงค์เพื่อ รวบรวมและศึกษาความสัมพันธ์ของปัจจัยที่มีผลต่อค่าความสูงของ Solder Paste โดยใช้วิธีการออกแบบการทดลอง แล้วทำการหาค่าระดับที่เหมาะสมของปัจจัยที่มีนัยสำคัญ ที่ทำให้ค่าดัชนีวัดความสามารถของกระบวนการของ Solder Paste เพิ่มขึ้นถึงค่าอย่างต่ำเท่ากับ 1.0 ผลจากการศึกษาพบว่าปัจจัยที่มีผลต่อค่าความสูงของ Solder Paste ที่นำมาใช้ในการออกแบบการทดลองมี 4 ปัจจัย ได้แก่ ระยะระหว่างใบปาดกับแม่พิมพ์ ระยะห่างระหว่างแม่พิมพ์และแผงวงจรไฟฟ้า แรงกดของใบปาดบนแม่พิมพ์ และความเร็วที่ใช้ในการเคลื่อนที่ของใบปาดบนแม่พิมพ์ ซึ่งผลสรุปจากการทดลอง และทำการทดสอบเพื่อยืนยันผล พบว่าค่าดัชนีวัดความสามารถของกระบวนการของ Solder Paste หลังการปรับปรุงมีค่าเท่ากับ 1.10 เพิ่มขึ้นประมาณ 0.51 เมื่อเปรียบเทียบกับค่าดัชนีก่อนการปรับปรุง โดยการตั้งค่าที่เหมาะสมดังนี้ คือ ระยะระหว่างใบปาดกับแม่พิมพ์ที่ 2.7 มม. ระยะห่างระหว่างแม่พิมพ์และแผงวงจรไฟฟ้าที่ 0 มม. แรงกดของใบปาดบนแม่พิมพ์ที่ 5.5 ก.ก. และความเร็วที่ใช้ในการเคลื่อนที่ของใบปาดบนแม่พิมพ์อยู่ที่ 8 มม.ต่อวินาที

ลายมือชื่อนิสิต

ลายมือชื่อปรธานกรรมการ

____/____/____