

สรารุช ศรีดิษยเวทิน 2557: แผนการสุ่มตัวอย่างโดยใช้สมการถดถอยและเงื่อนไขสำหรับกระบวนการตรวจสอบแผงวงจรอิเล็กทรอนิกส์ที่มีโครงสร้างซับซ้อนต่างกันด้วยเครื่องเอ็กซ์เรย์ ปริญญาวิศวกรรมศาสตรมหาบัณฑิต (การจัดการวิศวกรรม) สาขาการจัดการวิศวกรรม ภาควิชาวิศวกรรมอุตสาหกรรม ปรธานกรรมการที่ปรึกษา: รองศาสตราจารย์ ประไพศรี สุทัศน์ ณ อยุธยา, Ph.D. 116 หน้า

งานวิจัยนี้มีวัตถุประสงค์เพื่อลดขนาดตัวอย่างชิ้นงานที่ต้องตรวจสอบด้วยเครื่องเอ็กซ์เรย์ในกระบวนการผลิตแผงวงจรอิเล็กทรอนิกส์ โดยการศึกษาความสัมพันธ์ของปัจจัยเฉพาะจากการออกแบบและการผลิตของผลิตภัณฑ์ที่แตกต่างกัน เพื่อนำมาพยากรณ์อัตราของเสียที่ตรวจพบและอัตราของเสียเรียกผิดซึ่งถือเป็นความเสี่ยงของผู้ผลิต

การพยากรณ์โดยใช้การวิเคราะห์การถดถอยเชิงพหุ พบว่าปริมาณการผลิตหนึ่งปีที่ผ่านมา เวลาที่ใช้ในกระบวนการเอ็กซ์เรย์ และอัตราของเสียเรียกผิดมีผลต่ออัตราของเสียที่เกิดขึ้น จำนวนรอยเชื่อมตะกั่วและปริมาณการผลิตหนึ่งปีที่ผ่านมา มีผลต่ออัตราของเสียเรียกผิด ซึ่งจากผลการคำนวณพบว่าความคลาดเคลื่อนเฉลี่ยสัมบูรณ์ของอัตราของเสียที่ตรวจพบด้วยเครื่องเอ็กซ์เรย์และของอัตราของเสียเรียกผิดมีค่าคิดเป็นร้อยละ 63.37 และ 27.37 ตามลำดับ ค่าที่ได้สามารถนำไปแทนค่าในเส้นโค้งลักษณะงานในส่วนของสัดส่วนของเสียและความน่าจะเป็นในการยอมรับเพื่อหาจำนวนการสุ่มตรวจสอบสำหรับแต่ละผลิตภัณฑ์

คำสำคัญ : แผงวงจรอิเล็กทรอนิกส์ สมการถดถอยเชิงพหุ แผนการสุ่ม เอ็กซ์เรย์

ลายมือชื่อนิสิต

ลายมือชื่ออาจารย์ที่ปรึกษาหลัก